

## KOREAN PATENT ABSTRACTS

(11)Publication number: **1020020022008 A**(43)Date of publication of application: **23.03.2002**(21)Application number: **1020010057105**(22)Date of filing: **17.09.2001**(71)Applicant: **SANYO ELECTRIC CO., LTD.**(72)Inventor: **TSUTSUI YUSUKE**(51)Int. Cl **G02F 1/133**(54) **DISPLAY DEVICE AND ITS CONTROL METHOD**

## (57) Abstract:

PURPOSE: To enable a display device to cope with two kind of displays such as full-color moving picture display and still picture display (a digital display mode) small in the number of gray levels and also to drastically reduce the power consumption of the whole display system including an external LSI installed outside the display device.

CONSTITUTION: In this display device, display circuits corresponding to two kinds of display modes are provided in one pixel element, and the circuits are made selectable. Moreover, when the digital display mode is selected, the supply of power source to unnecessary circuits (for example, a D/A converter 310, an operational amplifier 311 and a timing controller 305) is stopped, thus the power consumption of the display device is drastically reduced as a whole.

copyright KIPO &amp; JPO 2002

## Legal Status

Date of request for an examination (20010917)

Notification date of refusal decision (00000000)

Final disposal of an application (registration)

Date of final disposal of an application (20041123)

Patent registration number (1004698770000)

Date of registration (20050125)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

# (19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup>

(11) 공개번호 특2002-0022008

G02F 1/133

(43) 공개일자 2002년03월23일

(21) 출원번호 10-2001-0057105

(22) 출원일자 2001년09월17일

(30) 우선권주장 JP-P-2000-00282175 2000년09월18일 일본(JP)

(71) 출원인 산요 덴키 가부시키가이샤

일본 오사카후 모리구치시 게이한 혼도오리 2초메 5반 5고

(72) 발명자 쓰쓰이유스께

일본기후깡하시마시후꾸주쓰히라까따7-35

(74) 대리인 구영창, 장수길, 이중희

**심사청구 : 있음**

**(54) 표시 장치 및 그 제어 방법**

## 요약

하나의 표시 장치에서 풀 컬러의 동화상 표시와 게조 수가 적은 정지 화상 표시(디지털 표시 모드)라는 2종류의 표시에 대응하는 것을 가능하게 함과 함께, 표시 장치에 외부 부착된 외부 LSI를 포함시켜 표시 시스템 전체의 대폭적인 저소비 전력을 도모한다.

일 화소 내에 2종류의 표시에 대응한 표시 회로를 설치하여 선택 가능하게 하였다. 또한, 디지털 표시 모드가 선택된 경우에는 불필요한 회로[예를 들면, DA 컨버터(310), 연산 증폭기(311), 타이밍 컨트롤러(305)]로의 전원 공급을 정지하고 있기 때문에, 표시 장치 전체로서의 소비 전력을 대폭적으로 저감할 수 있다.

## 대표도

## 도2

## 색인어

게이트 드라이버, AND 게이트, DA 컨버터, 패널 구동용 LSI, 타이밍 컨트롤러, 드레인 드라이버

## 명세서

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 회로 구성도.

도 2는 본 발명의 실시예에 따른 영상 신호 전환 회로의 회로 구성도.

도 3은 본 발명의 실시예에 따른 액정 표시 장치의 다른 회로 구성도.

도 4는 본 발명의 실시예에 따른 액정 표시 장치의 타이밍도.

도 5는 반사형 액정 표시 장치의 단면도.

도 6은 종래예에 따른 액정 표시 장치의 회로 구성도.

도 7은 종래예에 따른 액정 표시 장치의 다른 회로 구성도.

(도면의 주요 부분에 대한 부호의 설명)

100 : 표시 패널

301 : DFF

302, 303 : 플립플롭

305 : 타이밍 컨트롤러

306 : AND 게이트

### 발명의 상세한 설명

## 발명의 목적

### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시 장치에 관한 것으로, 특히 휴대 가능한 표시 장치에 이용하기에 적합한 표시 장치에 관한 것이다.

최근, 휴대 가능한 표시 장치, 예를 들면 휴대 텔레비전, 휴대 전화 등이 시장 필요성으로서 요구되고 있다. 이러한 요구에 따라 표시 장치의 소형화, 경량화, 저소비 전력화에 대응하기 위해 연구 개발이 한창 행해지고 있다.

도 6은 종래예에 따른 액정 표시 장치의 일 표시 화소의 회로 구성도를 나타낸다. 절연성 기판(도시되지 않음) 상에 게이트 신호선(51), 드레인 신호선(61)이 교차되어 형성되어 있고, 그 교차부 근방에 양 신호선(51, 61)에 접속된 TFT(65)가 설치되어 있다. TFT(65)의 소스(11s)는 액정(21)의 표시 전극(80)에 접속되어 있다.

또한, 표시 전극(80)의 전압을 1필드 기간 보유하기 위한 보조 용량(85)이 설치되어 있고, 이 보조 용량(85)의 한쪽 단자(86)는 TFT(65)의 소스(11s)에 접속되며, 다른쪽 전극(87)에는 각 표시 화소에 공통의 전위가 인가되어 있다.

여기서, 게이트 신호선(51)에 주사 신호가 인가되면, TFT(65)는 온 상태가 되고, 드레인 신호선(61)으로부터 아날로그 영상 신호가 표시 전극(80)으로 전달됨과 함께, 보조 용량(85)에 보유된다. 표시 전극(80)에 인가된 영상 신호 전압이 액정(21)에 인가되며, 그 전압에 따라 액정(21)이 배향됨으로써 액정 표시를 얻을 수 있다.

따라서, 동화상, 정지 화상에 관계없이 표시를 얻을 수 있다. 이러한 액정 표시 장치에 정지 화상을 표시하는 경우, 예를 들면 휴대 전화의 액정 표시부의 일부에 휴대 전화를 구동하기 위한 배터리의 잔량 표시로서 건전지의 화상을 표시하게 된다.

그러나, 상술한 구성의 액정 표시 장치에서는 정지 화상을 표시하는 경우라도 동화상을 표시하는 경우와 마찬가지로, 주사 신호로 TFT(65)를 온 상태로 하여 영상 신호를 각 표시 화소에 재기입할 필요가 생겼다.

그 때문에, 주사 신호 및 영상 신호 등의 구동 신호를 발생하기 위한 드라이버 회로, 및 드라이버 회로의 동작 타이밍을 제어하기 위한 각종 신호를 발생하는 외부 LSI는 항상 동작하기 때문에, 항상 큰 전력을 소비하였다. 이 때문에, 한정된 전원밖에 구비하고 있지 않은 휴대 전화 등에서는 그 사용 가능 시간이 짧아지는 결점이 있었다.

이에 대하여, 각 표시 화소에 스테틱형 메모리를 구비한 액정 표시 장치가 특개평8-194205호에 개시되어 있다. 동일 공보의 일부를 인용하여 설명하면, 이 액정 표시 장치는, 도 7에 도시한 바와 같이, 2단 인버터 INV1, INV2를 정거한시킨 형의 메모리, 즉 스테틱형 메모리를 디지털 영상 신호의 보유 회로로서 이용함으로써, 소비 전력을 저감하는 것이다.

여기서, 스테틱형 메모리에 보유된 2차 디지털 영상 신호에 따라 스위치 소자(24)는 참조선 Vref와 표시 전극(80) 사이의 저항치를 제어하고, 액정(21)의 바이어스 상태를 조정하고 있다. 한편, 공통 전극에는 교류 신호 Vcom을 입력한다. 본 장치는 이상(理想) 상, 정지 화상과 같이 표시 화상에 변화가 없으면, 메모리로의 리프레시는 불필요하다.

상술한 바와 같이, 종래의 액정 표시 장치에서는 아날로그 영상 신호에 대응하여 풀 컬러의 동화상을 표시하는 데 적합하다. 한편, 디지털 영상 신호를 보유하기 위한 스테틱형 메모리를 구비한 액정 표시 장치에서는 저계조도의 정지 화상을 표시함과 함께, 소비 전력을 저감하는 데 적합하다.

그러나, 양 액정 표시 장치는 영상 신호원을 달리 하고 있기 때문에, 하나의 표시 장치에서 풀 컬러의 동화상 표시와, 정지 화상 표시를 동시에 실현할 수 없었다. 또한, 스테틱형 메모리를 구비한 액정 표시 장치에서 정지 화상 표시를 행하는 경우, 액정 표시 장치에 각종의 제어 신호를 출력하는 외부 LSI의 저소비 전력화의 시도는 행해지지 않았다.

### 발명이 이루고자하는 기술적 과제

본 발명은 하나의 표시 장치(예를 들면, 1장의 액정 표시 패널)에서 풀 컬러의 동화상 표시와, 저소비 전력의 정지 화상 표시라는 2종류의 표시에 대응하는 것을 가능하게 한 것이다. 또, 본 발명은 표시 장치에 외부 부착된 외부 LSI를 포함시킨 표시 시스템 전체의 대폭적인 저소비 전력을 도모하는 것이다. 본원에 개시되는 발명 중 주된 것의 개요를 설명하면 이하와 같다.

즉, 본 발명의 표시 장치는 기판 상의 한 방향으로 배치된 복수의 게이트 신호선과, 상기 게이트 신호선에 순차적으로 주사 신호를 공급하는 게이트 드라이버와,

상기 게이트선과 교차하는 방향으로 배치된 복수의 드레인 신호선과,

상기 드레인 신호선을 순차적으로 선택하고, 상기 드레인 신호선에 영상 신호를 공급하는 드레인 드라이버와,

상기 게이트 드라이버 혹은/및 드레인 드라이버에 타이밍 제어 신호를 공급하는 타이밍 제어 회로와,

매트릭스형으로 배치되며, 상기 게이트 신호선으로부터의 주사 신호에 의해 선택됨과 함께 상기 드레인 신호선으로부터 영상 신호가 공급되는 표시 전극을 포함하는 표시 장치에 있어서,

상기 표시 전극마다 배치되며, 순차적으로 입력되는 영상 신호를 상기 표시 전극에 순차적으로 공급하는

제1 표시 회로와,

상기 표시 전극에 대응하여 배치되며, 영상 신호를 보유하는 보유 회로를 구비하고, 상기 보유 회로가 보유한 신호에 따른 전압을 상기 표시 전극에 공급하는 제2 표시 회로와,

상기 제1 내지 제2 표시 회로를 선택하는 회로 선택 회로와,

상기 제2 표시 회로가 선택되었을 때에, 동작이 불필요한 소정 회로로의 전원 전압의 공급을 정지시키는 정지 제어 회로를 포함하는 것이다.

제2 표시 회로가 선택되었을 때는 보유 회로에서 보유된 신호에 따라 표시가 행해지기 때문에, 제1 표시 회로가 선택된 경우와 달리 동작이 불필요한 회로가 생긴다. 그래서 이들 동작이 불필요한 소정 회로로의 전원 전압의 공급을 정지시킴으로써, 대폭적으로 소비 전력을 저감할 수 있다.

또한, 어떠한 회로에 전원 전압의 공급을 정지할지에 대하여 바람직한 실시에는 이하와 같다.

즉, 상기 구성에서 입력 디지털 영상 신호를 아날로그 영상 신호로 변환하는 DA 변환 회로를 또한 구비하고, 상기 제2 표시 회로가 선택되었을 때에 상기 DA 변환 회로로의 전원 전압의 공급을 정지시키는 것이다. DA 변환 회로는 비교적 큰 전력을 소비하기 때문에, 전력의 삭감 효과는 크다.

또한, 상기 구성 외에, 또한 아날로그 영상 신호를 증폭하는 증폭 회로를 구비하고, 상기 제2 표시 회로가 선택되었을 때에 상기 증폭 회로로의 전원 전압의 공급을 정지하는 것이다. 증폭 회로도 비교적 큰 전력을 소비하기 때문에, 전력의 삭감 효과는 크다.

또한, 상기 구성에서, 상기 제2 표시 회로가 선택되었을 때에 상기 게이트 드라이버 혹은/및 드레인 드라이버로의 전원 전압의 공급을 정지하는 것이다. 게이트 드라이버, 드레인 드라이버도 또한 비교적 큰 전력을 소비하기 때문에, 전력의 삭감 효과는 크다.

또한, 상기 제2 표시 회로가 선택되었을 때에 게이트 드라이버나 드레인 드라이버로의 전원 전압의 공급을 정지한다.

또한, 상기 구성 외에, 상기 타이밍 제어 회로는 상기 표시 패널의 액정 대향 전극에 공급되는 제1 교류 구동 신호를 발생하고, 상기 제1 교류 구동 신호와 비교하여 긴 주기의 제2 교류 구동 신호를 발생하는 발진기와, 상기 제2 표시 회로가 선택되었을 때에 상기 제1 교류 구동 신호로부터 상기 제2 교류 구동 신호로 전환하는 전환 회로를 포함하는 것이다.

대향 전극에는 액정의 열화 방지를 위해 교류 구동 신호를 공급할 필요가 있지만, 디지털 표시 모드 시는 표시 패널의 플리커가 문제가 되지 않기 때문에, 아날로그 표시 모드 시에 비해 긴 주기의 교류 구동 신호라도 충분하다.

그래서, 상기 모드 전환 신호에 따라 상기 제1 및 제2 교류 구동 신호를 전환함으로써, 디지털 표시 모드 시의 소비 전력을 저감할 수 있다. 여기서, 제2 교류 구동 신호의 주기는 일 수직 기간 이상인 것이 저소비 전력화의 점에서 바람직하다.

또한, 상기 구성에서, 상기 제2 표시 회로가 선택되었을 때에 상기 타이밍 제어 회로로의 전원 전압의 공급을 정지한다. 타이밍 제어 회로와는 별개로 제2 교류 구동 신호를 발생하는 발진기를 구비하고 있기 때문에, 타이밍 제어 회로로의 전원 전압의 공급을 정지해도 문제는 없다. 이에 따라, 디지털 표시 모드 시의 소비 전력을 더욱 저감할 수 있다.

### 발명의 구성 및 작용

다음으로, 본 발명의 실시예에 따른 표시 장치에 대하여 설명한다. 도 1은 본 발명의 표시 장치를 액정 표시 장치에 적용한 경우의 회로 구성도를 나타낸다.

참조 부호 301은 플립플롭(302, 303)을 포함하는 DFF이다. 처음 단계의 플립플롭(302)에 입력되는 표시 모드 전환 신호 DM가 「H(하이)」가 되면, 타이밍 컨트롤러(305)로부터의 수직 기간 종료 신호 Vend에 동기하여 플립플롭(302)은 모드 전환 신호 MD를 출력한다.

또한, 다음에 도래하는 수직 기간 종료 신호 Vend에 동기하여 플립플롭(303)은 정지 제어 신호 LA를 출력한다. 모드 전환 신호 MD, 정지 제어 신호 LA는 후술하는 각 회로의 동작을 제어한다.

타이밍 컨트롤러(305)는 시스템 클럭 CLK, 수평 동기 신호 Hsync, 수직 동기 신호 Vsync에 기초하여, 패널 제어 신호 PC, 수직 기간 종료 신호 Vend, 표시 패널(100)에 수납된 액정 대향 전극을 반전 구동하기 위한 교류 구동 신호 FRP 및 DA 컨버터(310)의 동작 클럭 DACCLK을 출력한다. 여기서, 상기한 패널 제어 신호 PC에는 패널 주사 신호의 트리거 신호가 되는 수평 스타트 펄스 STH, 수직 스타트 펄스 STV가 포함된다.

AND 게이트(306)는 타이밍 컨트롤러(305)의 동작을 정지시키기 위한 신호를 출력한다. 이 AND 게이트에는 상기한 정지 제어 신호 LA 및 표시 모드 전환 신호 DM가 입력되어 있다. 따라서, 타이밍 컨트롤러(305)는 양 신호가 「H」일 때 동작이 정지된다(디지털 표시 모드시). 또한, 표시 모드 전환 신호 DM가 「L」이 되면, 정지 상태가 해제되어 아날로그 표시 모드로 복귀할 수 있도록 구성되어 있다.

또한, 타이밍 컨트롤러(305)와는 독립하여 발진기(307)가 설치되어 있다. 발진기(307)는 디지털 표시 모드 시의 교류 구동 신호의 신호원이 되는 것으로, 타이밍 컨트롤러(305)가 출력하는 교류 구동 신호 FRP의 신호 주기(통상은 일 수평 기간)에 비해 긴 주기의 교류 구동 신호를 발생한다.

여기서, 디지털 표시 모드 시는, 후술하는 바와 같이, 디지털 영상 신호를 스택 보유 회로에 의해 보유함과 함께, 그 보유 신호에 따라 표시 전극에 인가하는 신호를 선택하는 구성을 채용하고 있기 때문에

에, 아날로그 표시 모드 시와 같이 보조 용량의 누설에 의한 영상 신호 감쇠의 우려가 없기 때문에, 비교적 저주파의 교류 구동 신호로 충분하다. 그리고, 그 신호 주기는 일 수직 기간(60Hz에 상당함) 이상인 것이 저소비 전력화를 위해 바람직하다.

발진기(307)의 출력과, 타이밍 컨트롤러(305)가 출력하는 교류 구동 신호 FRP는 모드 전환 신호 MD에 따라, 전환 회로 SW3에 의해 전환되어 연산 증폭기(308)에 의해 증폭된 후 대향 전극 단자 COM에 입력된다. 또한, 발진기(307)의 출력 신호는 인버터 회로(309)에 의해 위상이 반전되고, 또한 연산 증폭기(315)에 의해 증폭된 후에 신호 단자 LSIG에 입력된다. 이들 두개의 역 위상의 신호쌍은 후술하는 바와 같이 디지털 표시 모드에서 「백」 또는 「흑」을 표시하기 위해 이용된다.

DA 컨버터(310)는 외부로부터 입력되는 R, G, B의 디지털 영상 신호 데이터를 아날로그 영상 신호로 변환한다. 여기서, R, G, B의 각 디지털 영상 신호 데이터는 통상 8비트 구성이다. 그 최상위 비트의 영상 신호 데이터와 DA 변환되어 연산 증폭기(311)에 의해 증폭된 아날로그 영상 신호는 전환 회로 SW1에 입력된다. 그리고 양 신호는 모드 전환 신호 MD에 따라 전환 회로 SW1에 의해 전환되어 표시 패널(100)의 R, G, B 단자로 출력된다.

또, 본 실시예에서는 후술하는 표시 패널(100) 내의 디지털 영상 신호 데이터를 보유하기 위한 보유 회로가 1비트 구성으로 이루어져 있기 때문에, 최상위 비트만을 출력하는 구성으로 되어 있지만, 보유 회로를 다비트 구성으로 하면 그에 따른 다비트의 디지털 영상 신호를 출력하는 구성으로 변경할 수 있다.

또한, 전환 회로 SW2는 모드 전환 신호 MD에 따라 표시 패널(100)의 단자 LVDD에 「H」 또는 「L」을 출력한다. 이에 따라, 표시 패널(100)은 후술하는 바와 같이, 아날로그 표시 모드(LVDD=「L」), 디지털 표시 모드(LVDD=「H」)로 전환된다.

또한, 전원 회로(320)는 전원 입력에 기초하여, 전원 전압  $V_{DD1}$ ,  $V_{DD2}$ (예를 들면 5V),  $V_{CC1}$ ,  $V_{CC2}$ (예를 들면 8~10V),  $V_{EE1}$ ,  $V_{EE2}$ (예를 들면 -4~-5V)를 생성한다. 전원 회로(320)의 각 전원 출력선(321, 322, 323)에는 전환 회로 SW4, SW5, SW6이 설치되며, 상술한 AND 게이트(306)의 출력에 따라 개폐하고, 소정 회로의  $V_{DD1}$ ,  $V_{CC1}$ ,  $V_{EE1}$ 의 공급을 제어할 수 있도록 구성되어 있다.

여기서, AND 게이트(306)의 출력이 「H」가 되면, 전환 회로 SW4, SW5, SW6이 개방되고, 전원 전압  $V_{DD1}$ ,  $V_{CC1}$ ,  $V_{EE1}$ 이 공급된 회로, 즉 DA 컨버터(310), 연산 증폭기(311), 타이밍 컨트롤러(305), 표시 패널(100)의 내부 드라이버로의 전원 공급이 정지된다.

다음으로, 상술한 구성의 표시 장치의 동작에 대하여 도 2의 타이밍도를 참조하면서 설명한다. 표시 모드 전환 신호 DH가 「H」로 전환되면, 수직 기간이 종료된 타이밍에서 발생하는 수직 기간 종료 신호 Vend의 상승에 동기하여 모드 전환 신호 MD가 「H」로 상승한다.

그렇게 하면, 전환 회로 SW2에 의해 단자 LVDD가 「H」로 상승하고, 표시 패널(100)은 디지털 표시 모드로 전환된다. 동시에, 전환 회로 SW1이 전환되어 최상위 비트의 디지털 영상 신호 데이터가 R, G, B 단자로 출력된다. 또한, 전환 회로 SW3에 의해 교류 구동 신호(대향 전극 단자 COM에 입력되는 신호)가 저주파로 전환된다. 이렇게 해서, 일 수직 기간(다음의 Vend가 상승하기까지의 기간)을 들여 표시 패널(100)의 1필드에 디지털 영상 신호 데이터가 기입된다.

기입을 위한 일 수직 기간이 종료되고, 다음의 수직 기간 종료 신호 Vend가 도래하면, 이것에 동기하여 정지 제어 신호 LA가 상승한다. 그렇게 하면, AND 게이트(306)의 출력이 「H」로 상승하고, 이에 기초하여 타이밍 컨트롤러(305)의 동작이 정지한다. 즉, 각종 패널 제어 신호 PC, DA 컨버터(310)로의 동작 클럭 DACCLK 등의 출력 신호가 고정된다. 이에 따라, DA 컨버터(310)의 동작도 정지한다.

또한, AND 게이트(306)의 출력이 「H」로 상승함에 따라 전환 회로 SW4, SW5, SW6이 개방되고, DA 컨버터(310), 연산 증폭기(311), 타이밍 컨트롤러(305), 표시 패널(100)의 내부 드라이버로의 전원 공급이 정지된다.

이와 같이 본 발명에 따르면, 디지털 표시 모드에서 불필요한 회로의 동작을 정지시킬 뿐만 아니라, 전원 전압의 공급을 정지하고 있기 때문에, 회로의 정전 소비 전류도 없앨 수 있어 대폭적으로 소비 전력을 저감할 수 있다. 그 효과는 동작을 정지시킬 만큼의 경우의 약 1/5이다.

다음으로, 아날로그 표시 모드로 복귀시키는 경우에는 표시 모드 전환 신호 DH가 「L」로 전환된다. 그렇게 하면, AND 게이트(306)의 출력이 「L」이 되기 때문에, 타이밍 컨트롤러(305)가 다시 동작을 개시한다. 또한, 수직 기간 종료 신호 Vend에 동기하여 모드 전환 신호 MD가 「L」로 하강하면, 전환 회로 SW1은 DA 컨버터로부터 출력되는 아날로그 영상 신호를 출력하도록 전환된다. 동시에, 전환 회로 SW2는 타이밍 컨트롤러(305)로부터의 교류 구동 신호 FRP를 단자 COM으로 출력하도록 전환된다. 또한 전환 회로 SW3은 VEE측으로 전환되고, 표시 패널(100)은 통상의 아날로그 표시 모드로 설정된다.

또한, AND 게이트(306)의 출력이 「L」이 되면, 전환 회로 SW4, SW5, SW6이 폐쇄되고, DA 컨버터(310), 연산 증폭기(311), 타이밍 컨트롤러(305), 표시 패널(100)의 내부 드라이버로의 전원 공급이 재개된다. 그 후, 다음의 수직 기간 종료 신호 Vend가 도래하면 정지 제어 신호 LA는 「L」로 하강한다. 이렇게 하여 표시 패널(100)은 통상의 아날로그 표시 모드로 복귀한다.

다음으로 상술한 표시 패널(100) 본체의 회로 구성에 대하여 도 3을 참조하면서 자세하게 설명한다. 절연 기판(10) 상에 주사 신호를 공급하는 게이트 드라이버(50)에 접속된 복수의 게이트 신호선(51)이 한 방향으로 배치되어 있고, 이들 게이트 신호선(51)과 교차하는 방향으로 복수의 드레인 신호선(61)이 배치되어 있다.

드레인 신호선(61)에는 드레인 드라이버(60)로부터 출력되는 샘플링 펄스의 타이밍에 따라 샘플링 트랜지스터 SP1, SP2, ..., SPn이 온되고, 데이터 신호선(62)의 데이터 신호가 공급된다. 여기서, 데이터 신호선(62)의 데이터 신호는 상술한 표시 패널(100)의 외부 전환 회로 SW1의 전환에 따라 공급되는 디지털

영상 신호 또는 아날로그 영상 신호이다(도 1).

액정 표시 패널(100)은 게이트 신호선(51)으로부터의 주사 신호에 의해 선택됨과 함께, 드레인 신호선(61)으로부터의 데이터 신호가 공급되는 복수의 표시 화소(200)가 매트릭스형으로 배치되어 구성되어 있다.

이하, 표시 화소(200)의 상세한 구성에 대하여 설명한다. 게이트 신호선(51)과 드레인 신호선(61)의 교차부 근방에는 P채널형 TFT(41) 및 N채널형 TFT(42)를 포함하는 회로 선택 회로(40)가 설치되어 있다. TFT(41, 42)의 양 드레인은 드레인 신호선(61)에 접속됨과 함께, 이들 양 게이트는 선택 신호선(88)에 접속되어 있다. TFT(41, 42)는 선택 신호선(88)으로부터의 선택 신호에 따라 어느 한쪽이 온된다. 또한, 후술하는 바와 같이 회로 선택 회로(40)와 쌍을 이뤄 회로 선택 회로(43)가 설치되어 있다. 여기서, 선택 신호선(88)은 표시 패널(100)의 단자 LVDD로부터 배선된 신호선이다.

회로 선택 회로(40, 43)에 의해, 후술하는 아날로그 영상 신호 표시(풀 컬러 동화상 대응)와 디지털 영상 표시(저소비 전력, 정지 화상 대응)를 선택하여 전환하는 것이 가능해진다. 또, 회로 선택 회로(40)에 인접하여 N채널형 TFT(71) 및 N채널형 TFT(72)를 포함하는 화소 선택 회로(70)가 배치되어 있다. TFT(71, 72)는 각각 회로 선택 회로(40)의 TFT(41, 42)와 종렬로 접속됨과 함께, 이들 양 게이트에는 게이트 신호선(51)이 접속되어 있다. TFT(71, 72)는 게이트 신호선(51)으로부터의 주사 신호에 따라 양방이 동시에 온되도록 구성되어 있다.

또한, 아날로그 영상 신호를 보유하기 위한 보조 용량(85)이 설치되어 있다. 보조 용량(85)의 한쪽 전극(86)은 TFT(71)의 소스(71s)에 접속되어 있다. 다른쪽 전극(87)은 공통의 보조 용량선(88)에 접속되며, 바이어스 전압  $V_{sc}$ 가 공급되어 있다. 회로 선택 회로(70)의 각 TFT의 게이트가 개방되어 아날로그 영상 신호가 액정(21)에 인가되면, 그 신호는 1필드 기간 보유되어야만 하지만, 액정(21)에서만은 그 신호의 전압은 시간 경과와 함께 점차로 저하된다. 그렇게 하면, 표시 얼룩으로서 나타나게 되어 양호한 표시가 얻어지지 않게 된다. 그래서 그 전압을 1필드 기간 보유하기 위해 보조 용량(85)을 설치하고 있다.

이 보조 용량(85)과 액정(21) 사이에는 회로 선택 회로(43)의 P채널형 TFT(44)가 설치되고, 회로 선택 회로(43)의 TFT(41)와 동시에 온 오프하도록 구성되어 있다.

또한, 화소 선택 회로(70)의 TFT(72)와 액정(21)의 표시 전극(80) 사이에는 보유 회로(110), 신호 선택 회로(120)가 설치되어 있다. 보유 회로(110)는 정궤환된 두개의 인버터 회로를 포함하며, 디지털 2치를 보유하는 스테틱형 메모리를 구성하고 있다.

또한, 신호 선택 회로(120)는 보유 회로(110)로부터의 신호에 따라 신호를 선택하는 회로이며, 두개의 N채널형 TFT(121, 122)로 구성되어 있다. TFT(121, 122)의 게이트에는 보유 회로(110)로부터의 상보적인 출력 신호가 각각 인가되어 있기 때문에, TFT(121, 122)는 상보적으로 온 오프한다.

여기서, TFT(122)가 온되면 교류 구동 신호(신호 B)가 선택되고, TFT(121)가 온되면, 대향 전극 신호  $V_{com}$ (신호 A)이 선택되고, 회로 선택 회로(43)의 TFT(45)를 통해 액정(21)에 전압을 인가하는 표시 전극(80)에 공급된다. 여기서, 대향 전극 신호  $V_{com}$ (신호 A)은 상술한 발진기(307)로부터의 신호에 상당하고, 신호 B는 상술한 발진기(307)의 출력이 반전된 신호에 상당한다.

상술한 구성을 요약하면, 화소 선택 소자인 TFT(71) 및 아날로그 영상 신호를 보유하는 보조 용량(85)를 포함하는 회로(제1 표시 장치)와, 화소 선택 소자인 TFT(72), 2치의 디지털 영상 신호를 보유하는 보유 회로(110), 신호 선택 회로(120)를 포함하는 회로(제2 표시 장치)가 하나의 표시 화소(200) 내에 설치되고, 또한, 이들 두개의 회로를 선택하기 위한 회로 선택 회로(40, 43)가 설치되어 있다.

다음으로, 액정 패널(200)의 주변 회로에 대하여 설명한다. 액정 패널(200)의 절연성 기판(10)과는 다른 기판의 외부 부착 회로 기판(90)에는 패널 구동용 LSI(91)가 설치되어 있다. 이 외부 부착 회로 기판(90)의 패널 구동용 LSI(91)로부터 수직 스타트 신호 STV가 게이트 드라이버(50)에 입력되고, 수평 스타트 신호 STH가 드레인 드라이버(60)에 입력된다. 또한 영상 신호가 데이터선(62)에 입력된다. 여기서, 패널 구동용 LSI(91)는 상술한 타이밍 컨트롤러(305)에 상당하는 것이다.

다음으로, 도 1 내지 도 4를 참조하면서, 상술한 구성의 표시 패널의 구동 방법에 대하여 설명한다. 도 4는 액정 표시 장치가 디지털 표시 모드로 선택된 경우의 타이밍도이다.

#### (1) 아날로그 표시 모드의 경우

모드 전환 신호 MD(「L」)에 따라 아날로그 표시 모드가 선택되면, 전환 회로 SW1에 의해 데이터 신호선(62)에 아날로그 영상 신호가 출력되는 상태로 설정됨과 함께, 회로 선택 신호선(88)의 전위가 「L」이 되고, 회로 선택 회로(40, 43)의 TFT(41, 44)가 온된다.

또한, 수평 스타트 신호 STH에 기초하는 샘플링 신호에 따라 샘플링 트랜지스터 SP가 온되어 데이터 신호선(62)의 아날로그 영상 신호가 드레인 신호선(61)에 공급된다.

또한, 수직 스타트 신호 STV에 기초하여 주사 신호가 게이트 신호선(51)에 공급된다. 주사 신호에 따라 TFT(71)가 온되면, 드레인 신호선(61)으로부터 아날로그 영상 신호 Sig가 표시 전극(80)에 전달됨과 함께, 보조 용량(85)에 보유된다. 표시 전극(80)에 인가된 영상 신호 전압이 액정(21)에 인가되고, 그 전압에 따라 액정(21)이 배향됨으로써 액정 표시를 얻을 수 있다.

이 아날로그 표시 모드에서는 영상 신호 전압을 순차적으로 입력하기 때문에, 풀 컬러의 동화상을 표시하는 데 적합하다. 단, 외부 부착 회로 기판(90)의 LSI(91), 각 드라이버(50, 60)에는 이들을 구동하기 위해 끊임없이 전력이 소비되고 있다.

#### (2) 디지털 표시 모드

모드 신호 전환 신호 MD(「H」)에 따라 디지털 표시 모드가 선택되면, 데이터 신호선(62)에 디지털 영상 신호가 출력되는 상태로 설정됨과 함께, 회로 선택 신호선(88)의 전위가 「H」가 되고, 보유 회로(110)가 동작 가능한 상태가 된다. 또한, 회로 선택 회로(40, 43)의 TFT(41, 44)가 오프됨과 함께, TFT(42, 45)가 온된다.

또한, 외부 부착 회로 기판(90)의 패널 구동용 LSI(91)[타이밍 컨트롤러(305)]로부터 게이트 드라이버(50) 및 드레인 드라이버(60)에 스타트 신호 STV, STH가 입력된다. 그에 따라 샘플링 신호가 순차적으로 발생하고, 각각의 샘플링 신호에 따라 샘플링 트랜지스터 SP1, SP2, ..., SPn이 순서대로 온 되어 디지털 영상 신호 Sig를 샘플링하여 각 드레인 신호선(61)에 공급한다.

여기서 제1행, 즉 주사 신호 G1이 인가되는 게이트 신호선(51)에 대하여 설명한다. 우선, 주사 신호 G1에 의해 게이트 신호선(51)에 접속된 각 표시 화소 P11, P12, ..., P1n의 각 TFT이 1수평 주사 기간 온 한다.

제1행 제1열의 표시 화소 P11에 주목하면, 샘플링 신호 SP1에 의해 샘플링된 디지털 영상 신호 S11이 드레인 신호선(61)에 입력된다. 그리고 TFT(72)가 주사 신호 G1에 의해 온 상태가 되면 그 드레인 신호 D1이 보유 회로(110)에 입력된다.

이 보유 회로(110)에서 보유된 신호는 신호 선택 회로(120)에 입력되고, 이 신호 선택 회로(120)에서 신호 A 또는 신호 B를 선택하여 그 선택한 신호가 표시 전극(80)에 인가되며, 그 전압이 액정(21)에 인가 된다.

이렇게 해서 게이트 신호선(51)으로부터 최종 행의 게이트 신호선(51)까지 주사함으로써, 1화면분(1필드 기간)의 스캔, 즉 모든 도트 스캔에 의한 디지털 신호의 기입이 종료되고, 보유 회로(110)에 기입된 디지털 영상 신호에 따른 1화면이 표시된다.

여기서, 1화면이 표시되면, 상술한 바와 같이, 정지 제어 신호 LA에 기초하여 게이트 드라이버(50) 및 드레인 드라이버(60), 외부 부착의 패널 구동용 LSI(91)[타이밍 컨트롤러(305)] 등의 불필요한 회로로의 전압 공급을 정지하여 이들의 구동을 정지한다.

보유 회로(110)에는 항상 전압  $V_{DD}$ ,  $V_{SS}$ 를 공급하여 구동하고, 또한, 저주파의 교류 구동 신호  $V_{COM}$ (예를 들면 60Hz)을 액정(21)의 대향 전극(32)에, 각 신호 A 및 신호 B를 선택 회로(120)에 공급한다. 즉, 대향 전극(32)에는 교류 구동 신호  $V_{COM}$ 을 인가하고, 액정 표시 패널(100)이 노멀 화이트(NW)인 경우에는, 신호 A에는 대향 전극(32)과 동일한 교류 구동 신호  $V_{COM}$ 을 인가하고, 신호 B에는 신호 A와 역 위상의 교류 구동 신호가 인가된다.

이 때, 드레인 신호선(61)에 디지털 영상 신호로 「H(하이)」가 보유 회로(110)에 입력된 경우에는, 신호 선택 회로(120)에서 제1 TFT(121)에는 「L」이 입력되기 때문에 제1 TFT(121)는 오프가 되고, 다른쪽 제2 TFT(122)에는 「H」가 입력되기 때문에 제2 TFT(122)는 온이 된다.

그렇게 하면, 신호 B가 선택되어 액정의 표시 전극(80)에는 대향 전극(32)과 역 위상의 신호 B의 전압이 인가되어 액정이 전계에 의해 상승하기 때문에, 노멀 화이트의 표시 패널에서는 표시로서는 흑 표시로서 관찰할 수 있다.

드레인 신호선(61)에 디지털 영상 신호로 「L」이 보유 회로(110)에 입력된 경우에는, 신호 선택 회로(120)에서 제1 TFT(121)에는 「H」가 입력되기 때문에 제1 TFT(121)는 온이 되고, 다른쪽 제2 TFT(122)에는 「L」이 입력되기 때문에 제2 TFT(122)는 오프가 된다. 그렇게 하면, 신호 A가 선택되어 액정에는 신호 A가 인가된다. 즉, 대향 전극(32)과 동일한 위상의 신호가 인가되기 때문에, 전계가 발생하지 않고 액정은 상승하지 않기 때문에, 노멀 화이트의 표시 패널에서는 표시로서는 백 표시로서 관찰할 수 있다.

이 디지털 표시 모드에서는 1화면분을 기입하여 그것을 보유함으로써 정지 화상으로서 표시할 수 있고, 각 드라이버(50, 60) 및 LSI(91) 등의 구동, 및 전원의 공급을 정지하기 때문에, 대폭적으로 저소비 전력화할 수 있다.

본 발명의 표시 장치는 액정 표시 장치 중에서도 특히 반사형 액정 표시 장치에 적용하는 것이 바람직하다. 그래서, 이 반사형 액정 표시 장치의 디바이스 구조에 대하여 도 5를 참조하면서 설명한다.

도 5에 도시한 바와 같이, 한쪽 절연성 기판(10) 상에 다결정 실리콘을 포함하며 성화된 반도체층(11) 상에 게이트 절연막(12)을 형성하고, 반도체층(11) 상측에 있는 게이트 절연막(12) 상에 게이트 전극(13)을 형성한다.

게이트 전극(13)의 양측에 위치하는 하층의 반도체층(11)에는 소스(11s) 및 드레인(11d)이 형성되어 있다. 게이트 전극(13) 및 게이트 절연막(12) 상에는 층간 절연막(14)을 피착하고, 그 드레인(11d)에 대응한 위치 및 소스(11s)에 대응한 위치에 콘택트홀(15)이 형성되어 있으며, 그 콘택트홀(15)을 통해 드레인(11d)은 드레인 전극(16)에 접속되어 있고, 소스(11s)는 층간 절연막(14) 상에 설치된 평탄화 절연막(17)에 설치된 콘택트홀(18)을 통해 표시 전극(19)에 접속되어 있다.

평탄화 절연막(17) 상에 형성된 각 표시 전극(19)은 알루미늄(Al) 등의 반사 재료를 포함하고 있다. 각 표시 전극(19) 및 평탄화 절연막(17) 상에는 액정(21)을 배향하는 폴리이미드 등을 포함하는 배향막(20)이 형성되어 있다.

다른쪽 절연성 기판(30) 상에는 적(R), 녹(G), 청(B)의 각 색을 나타내는 컬러 필터(31), ITO(Indium Tin Oxide) 등의 투명 도전성막을 포함하는 대향 전극(32), 및 액정(21)을 배향하는 배향막(33)이 순서대로 형성되어 있다. 컬러 표시로 하지 않은 경우에는 컬러 필터(31)는 불필요하다.

이렇게 해서 형성된 한쌍의 절연성 기판(10, 30) 주변을 접착성 시일재에 의해 접착하고, 그것에 의해

형성된 공극에 액정(21)을 충전하여 반사형 액정 표시 장치가 완성된다.

도 5 중 점선 화살표로 도시한 바와 같이, 관찰자(1)측으로부터 입사한 외광은 대향 전극 기관(30)으로부터 순서대로 입사되고, 표시 전극(19)에 의해 반사되어 관찰자(1)측으로 출사되어 표시를 관찰자(1)가 관찰할 수 있다.

이와 같이, 반사형 액정 표시 장치는 외광을 반사시켜 표시를 관찰하는 방식이고, 투과형의 액정 표시 장치와 같이, 관찰자측과 반대측에 소위 백 라이트를 이용할 필요가 없기 때문에, 그 백 라이트를 점등시키기 위한 전력을 필요로 하지 않는다. 따라서, 본 발명의 표시 장치로서 백 라이트는 불필요하며 저 소비 전력화에 적합한 반사형 액정 표시 장치인 것이 바람직하다.

상술한 실시예에서는, 1화면의 모든 도트 스캔 기간에는 대향 전극 전압 및 신호 A 및 B의 전압이 인가되어 있는 경우에 대해 나타냈지만, 본 발명은 그것에 한정되는 것이 아니라, 이 기간에서도 이들 각 전압을 인가하지 않아도 좋다. 그러나 소비 전력을 저감시키기 위해서는 바람직하게는 인가하지 않는 쪽이 좋다.

또한, 상술한 실시예에서는 디지털 표시 모드에서 1비트의 디지털 데이터 신호를 입력한 경우에 대해 설명하였지만, 본 발명은 그것에 한정되는 것이 아니라, 복수 비트의 디지털 데이터 신호인 경우라도 적용할 수 있다. 그렇게 함으로써, 다계조의 표시를 행할 수 있다. 그 때, 입력하는 비트 수에 따른 보유 회로 및 신호 선택 회로의 수로 할 필요가 있다.

또한, 상술한 실시예에서는 정지 화상을 액정 표시 패널의 일부에 표시하는 경우를 설명하였지만, 본원은 그것에 한정되는 것이 아니라, 모든 표시 화소에 정지 화상을 표시하는 것도 가능하며, '본원 발명 특유의 효과를 발휘한다.

상술한 실시예에서는 반사형 액정 표시 장치의 경우에 대해 설명하였지만, 1화소 내에서 TFT, 보유 회로, 신호 선택 회로 및 신호 배선을 제외한 영역에 투명 전극을 배치함으로써, 투과형 액정 표시 장치에도 이용할 수 있다.

### **발명의 효과**

본 발명의 표시 장치에 따르면, 하나의 표시 패널에서 아날로그 표시 모드에 의한 풀 컬러의 동화상 표시와, 디지털 표시 모드에 의한 저소비 전력 대응의 계조 수가 적은 정지 화상 표시라는 2종류의 표시를 선택하는 것이 가능하다.

특히, 디지털 표시 모드가 선택된 경우에는 불필요한 회로로의 동작을 정지할 뿐만 아니라, 전원 공급을 정지하고 있기 때문에, 표시 장치 전체로서의 소비 전력을 대폭적으로 저감할 수 있다.

이에 따라, 배터리 등의 한정된 전원을 이용한 휴대용 텔레비전, 휴대 전화에 본 발명의 표시 장치를 이용한 경우에도 소비 전력이 적기 때문에 장시간의 표시를 가능하게 할 수 있다.

### **(57) 청구의 범위**

#### **청구항 1**

기관 상의 한 방향으로 배치된 복수의 게이트 신호선과,

상기 게이트 신호선에 순차적으로 주사 신호를 공급하는 게이트 드라이버와,

상기 게이트선과 교차하는 방향으로 배치된 복수의 드레인 신호선과,

상기 드레인 신호선을 순차적으로 선택하고, 상기 드레인 신호선에 영상 신호를 공급하는 드레인 드라이버와,

상기 게이트 드라이버 혹은/및 드레인 드라이버에 타이밍 제어 신호를 공급하는 타이밍 제어 회로와,

매트릭스형으로 배치되며, 상기 게이트 신호선으로부터의 주사 신호에 의해 선택됨과 함께 상기 드레인 신호선으로부터 영상 신호가 공급되는 표시 전극을 포함하는 표시 장치에 있어서,

상기 표시 전극마다 배치되며, 순차적으로 입력되는 영상 신호를 상기 표시 전극에 순차적으로 공급하는 제1 표시 회로와,

상기 표시 전극에 대응하여 배치되며, 영상 신호를 보유하는 보유 회로를 포함하고, 상기 보유 회로가 보유한 신호에 따른 전압을 상기 표시 전극에 공급하는 제2 표시 회로와,

상기 제1 및 제2 표시 회로를 선택하는 회로 선택 회로와,

상기 제2 표시 회로가 선택되었을 때, 동작이 불필요한 소정 회로로의 전원 전압의 공급을 정지시키는 정지 제어 회로를 포함하는 것을 특징으로 하는 표시 장치.

#### **청구항 2**

제1항에 있어서,

상기 정지 제어 회로는 외부로부터 입력되는 표시 모드 전환 신호를 수직 기간 종료 신호에 기초하여 지연시켜 정지 제어 신호를 발생시키는 DFF와, 이 정지 제어 신호와 상기 표시 모드 전환 신호가 인가된 게이트 회로를 포함하고, 상기 게이트 회로의 출력에 따라 동작이 불필요한 소정 회로로의 전원 전압의 공급을 정지시키는 것을 특징으로 하는 표시 장치.

#### **청구항 3**



제1항 또는 제2항에 있어서,

입력 디지털 영상 신호를 아날로그 영상 신호로 변환하는 DA 변환 회로를 더 포함하고, 상기 제2 표시 회로가 선택되었을 때에, 상기 정지 제어 회로는 상기 DA 변환 회로로의 전원 전압의 공급을 정지시키는 것을 특징으로 하는 표시 장치.

#### 청구항 4

제1항 또는 제2항에 있어서,

아날로그 영상 신호를 증폭하는 증폭 회로를 더 포함하고,

상기 제2 표시 회로가 선택되었을 때에, 상기 정지 제어 회로는 상기 증폭 회로로의 전원 전압의 공급을 정지하는 것을 특징으로 하는 표시 장치.

#### 청구항 5

제1항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 상기 정지 제어 회로는 상기 게이트 드라이버 혹은/및 드레인 드라이버로의 전원 전압의 공급을 정지하는 것을 특징으로 하는 표시 장치.

#### 청구항 6

제1항 또는 제2항에 있어서,

상기 타이밍 제어 회로는 상기 표시 패널의 액정의 대향 전극에 공급되는 제1 교류 구동 신호를 발생함과 함께,

상기 제1 교류 구동 신호와 비교하여 긴 주기의 제2 교류 구동 신호를 발생하는 발진기와,

상기 제2 표시 회로가 선택되었을 때에 상기 제1 교류 구동 신호로부터 상기 제2 교류 구동 신호로 전환하는 전환 회로를 포함하는 것을 특징으로 하는 표시 장치.

#### 청구항 7

제6항에 있어서,

제2 교류 구동 신호의 주기는 일 수직 기간 이상인 것을 특징으로 하는 표시 장치.

#### 청구항 8

제5항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 상기 정지 제어 회로는 상기 타이밍 제어 회로로의 전원 전압의 공급을 정지시키는 것을 특징으로 하는 표시 장치.

#### 청구항 9

표시 장치의 제어 방법에 있어서,

기판 상의 한 방향으로 배치된 복수의 게이트 신호선과,

상기 게이트 신호선에 순차적으로 주사 신호를 공급하는 게이트 드라이버와,

상기 게이트선과 교차하는 방향으로 배치된 복수의 드레인 신호선과,

상기 드레인 신호선을 순차적으로 선택하고, 상기 드레인 신호선에 영상 신호를 공급하는 드레인 드라이버와,

상기 게이트 드라이버 혹은/및 드레인 드라이버에 타이밍 제어 신호를 공급하는 타이밍 제어 회로와,

매트릭스형으로 배치되며, 상기 게이트 신호선으로부터의 주사 신호에 의해 선택됨과 함께 상기 드레인 신호선으로부터 영상 신호가 공급되는 표시 전극과,

상기 표시 전극마다 배치되며, 순차적으로 입력되는 영상 정지 제어 회로 신호를 상기 표시 전극에 순차적으로 공급하는 제1 표시 회로와,

상기 표시 전극에 대응하여 배치되며, 영상 신호를 보유하는 보유 회로를 포함하고, 상기 보유 회로가 보유한 신호에 따른 전압을 상기 표시 전극에 공급하는 제2 표시 회로와, 제1 및 제2 표시 회로를 선택하는 회로 선택 회로와, 외부로부터 입력되는 표시 모드 전환 신호에 따라 전원 전압의 공급을 정지시키는 정지 제어 회로를 포함하고,

상기 정지 제어 회로는, 상기 제2 표시 회로가 선택되었을 때에, 동작이 불필요한 소정 회로로의 전원 전압의 공급을 정지시키는 것을 특징으로 하는 표시 장치의 제어 방법.

#### 청구항 10

제9항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 표시 장치의 DA 변환 회로로의 전원 전압의 공급을 정지하는 것을 특징으로 하는 표시 장치의 제어 방법.

#### 청구항 11

제9항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 정지 제어 회로는 표시 장치의 아날로그 신호를 증폭하는 증폭 회로로의 전원 전압의 공급을 정지시키는 것을 특징으로 하는 표시 장치의 제어 방법.

#### 청구항 12

제9항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 정지 제어 회로는 상기 게이트 드라이버 혹은/및 드레인 드라이버로의 전원 전압의 공급을 정지시키는 것을 특징으로 하는 표시 장치의 제어 방법.

#### 청구항 13

제9항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 대향 전극을 반전 구동하기 위한 교류 구동 신호를 상기 제1 표시 회로가 선택되었을 때와 비교하여 긴 주기로 하는 것을 특징으로 하는 표시 장치의 제어 방법.

#### 청구항 14

제9항에 있어서,

상기 제2 표시 회로가 선택되었을 때에, 대향 전극을 반전 구동하기 위한 교류 구동 신호를 수직 동기 신호와 비교하여 긴 주기로 하는 것을 특징으로 하는 표시 장치의 제어 방법.

#### 청구항 15

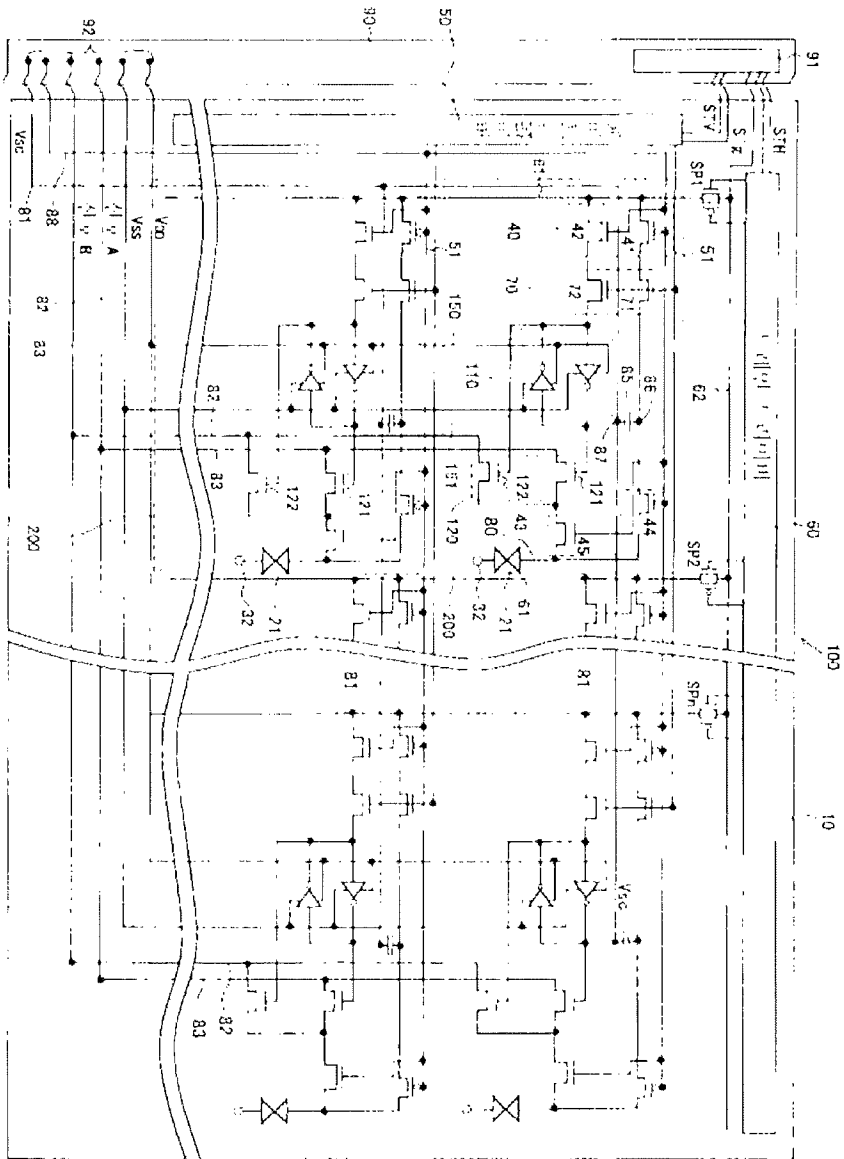
제9항에 있어서,

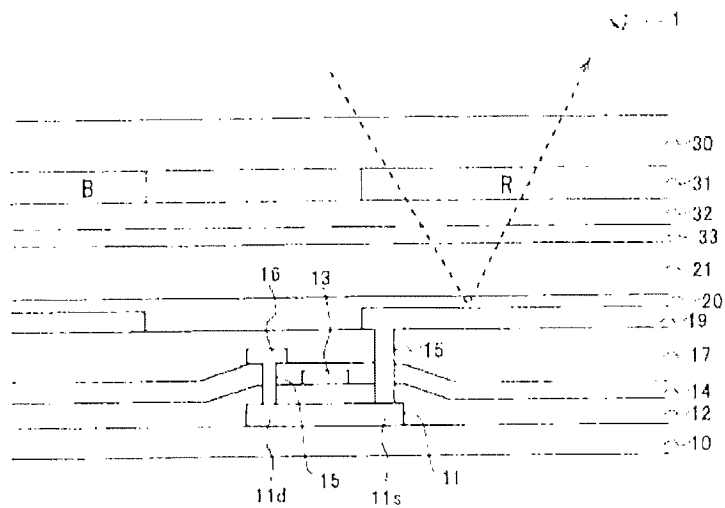
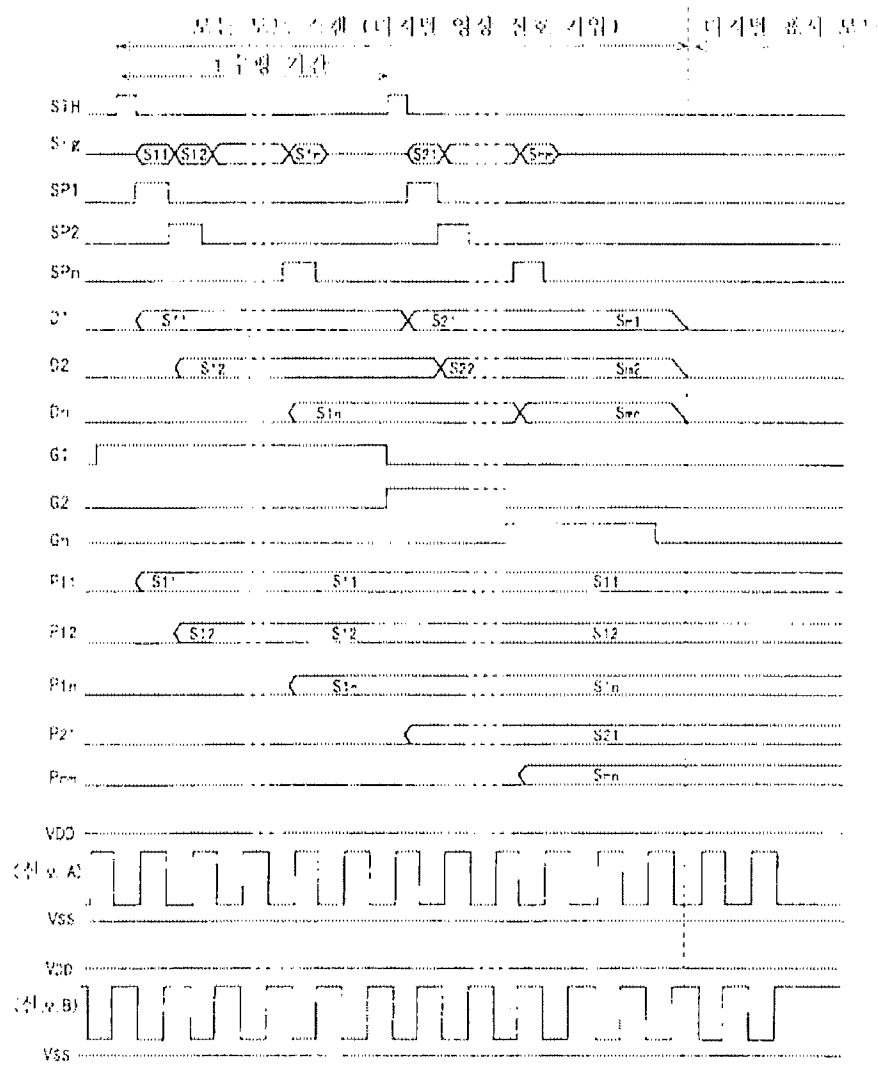
상기 제2 표시 회로가 선택되었을 때에, 정지 제어 회로는 상기 타이밍 제어 회로로의 전원 전압의 공급을 정지하는 것을 특징으로 하는 표시 장치의 제어 방법.

**도면**

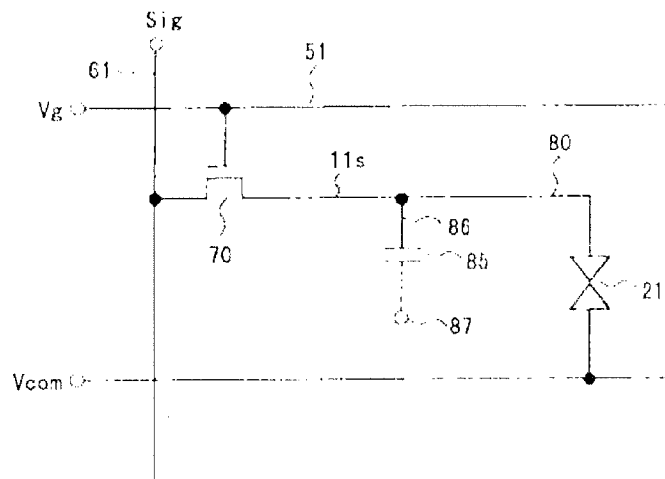








도면6



도면7

